



特許協力条約に基づいて公開された国際出願

(51) 国際特許分類6 H04N 7/24		A1	(11) 国際公開番号 WO96/33573
			(43) 国際公開日 1996年10月24日 (24.10.96)
(21) 国際出願番号 PCT/JP96/01074 (22) 国際出願日 1996年4月19日 (19.04.96) (30) 優先権データ 特願平7/120509 1995年4月21日 (21.04.95) JP (71) 出願人 (米国を除くすべての指定国について) ソニー株式会社 (SONY CORPORATION) [JP/JP] 〒141 東京都品川区北品川6丁目7番35号 Tokyo, (JP) (72) 発明者: および (75) 発明者/出願人 (米国についてのみ) 上原健志 (UEHARA, Kenji) [JP/JP] 〒141 東京都品川区北品川6丁目7番35号 ソニー株式会社内 Tokyo, (JP) (74) 代理人 弁理士 杉浦正知 (SUGIURA, Masstomo) 〒170 東京都豊島区東池袋1丁目48番10号 25山京ビル420号 Tokyo, (JP)		(81) 指定国 JP, KR, US, 欧州特許 (AT, BE, CH, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE). 添付公開書類 国際調査報告書	

(54) Title: DEVICE AND METHOD FOR CODING MOVING IMAGE

(54) 発明の名称 動画像の符号化装置および符号化方法

ビデオ入力 a	1B 1I	2B 2I	3B 3B' 3I	4B 4B' 4P	5B 5B' 5P	6B 6I	7B 7P	8B 8P										
CUR_M		2 2 2 2 3 3 3 3 3 3 3 3 3 3 2 2 2 2 2 2																
フレーム遅延量 b		1 3 1 3 0 3 3 0 3 3 0 3 3 1 3 1 3 1 3																
MC	現在 C	1I 1B 2I 2B 3I 3B 3B' 4P 4B 4B' 5P 5B 5B' 6I 6B 7P 7B 8P 8B																
	順方向 d	1I 2I 2I 3I 3I 3I 4P 4P 4P 5P 6I 6I 7P 7P																
	逆方向 e	1I 2I 3I 3I 4P 4P 5P 5P 6I 7P 8P																
ビットストリーム f	1I 1B 2I 2B 3I 3B 3B' 4P 4B 4B' 5P 5B 5B' 6I 6B 7P 7B 8P 8B																	

- a ... video input
- b ... amount of frame delay
- c ... present
- d ... forward
- e ... reverse
- f ... bit stream

(57) Abstract

The period M of the pictures whose picture coding type is I or P during video input changes from 2 to 3 and vice versa. The CUR_M represents the present M number and the maximum M number MAX_M in a sequence is 3. A MAX_M frame delay is given to the pictures (1B, 2B, and so on) whose picture coding type is B and a MAX_M-CUR_M frame delay is given to the pictures (1I, 2I, and so on) whose picture coding type is I. Thus, a bit stream is formed by generating a coding order sequence and performing predictive coding.

Cited Reference

(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(51) Int. Cl.
H04N 7/24

(45) 공고일자 2000년10월16일

(11) 등록번호 10-0269548

(24) 등록일자 2000년07월21일

(21) 출원번호	10-1996-0707254	(65) 공개번호	특1997-0704298
(22) 출원일자	1996년12월18일	(43) 공개일자	1997년08월09일
(86) 국제출원번호	PCT/JP 96/01074	(87) 국제공개번호	WO 96/33573
(86) 국제출원일자	1996년04월19일	(87) 국제공개일자	1996년10월24일
(81) 지정국	EP, 유럽특허 : 오스트리아 벨기에 스위스 리히텐슈타인 독일 덴마크 스페인 프랑스 영국 그리스 이탈리아 룩셈부르크 모나코 네덜란드 포르투갈 스웨덴 국내특허 : 아일랜드 일본 대한민국 미국		
(30) 우선권주장	95-120509 1995년04월21일 일본(JP)		
(73) 특허권자	소니 가부시키 가이샤 미데이 노부유키		
(72) 발명자	일본국 도쿄도 시나가와구 기타시나가와 6초메 7반 35고 유에하라 겐지		
(74) 대리인	일본 도쿄도 시나가와구 기타시나가와 6-7-35 소니(주)내 이병호		

심사관 : 나광표

(54) 동화상 부호화 장치 및 부호화 방법

요약

비디오 입력 중 픽처 코딩 형태가 I 또는 P 인 픽처의 주기(M)는 2 및 3과 같이 변화된다. CUR_M 은 M의 현재 프레임에 나타낸다. MAX_M 즉, 시간에 대해 연속인 시퀀스의 M의 최대 수는 3으로 된다. MAX_M의 프레임 지연은 픽처 코딩 형태가 B인 픽처(18, 28 또는 그런 종류의 다른 것)에 부여된다. MAX_M - CUR_M의 프레임 지연은 픽처 코딩 형태가 I인 픽처(11, 21 또는 그런 종류의 다른 것)의 픽처에 주어진다. 이러한 방식에 있어서, 코딩 순서의 시퀀스가 형성되고, 예측 엔코딩이 실행되어, 비트 스트림을 형성한다.

- 1 : 비디오 신호의 입력 단가
- 2 : 프레임 재배열회로
- 5 : 회로
- 6 : 양자화 회로
- 15 : 프레임 메모리, 예측기
- 21 : 프레임 지연 제어 회로
- FL1, FL2, FL3 : 프레임 메모리

명세서

기술분야

본 발명은 동작 보상(motion compensation)을 이용하는 동화상의 엔코딩 장치 및 엔코딩 방법에 관한 것이다.

배경기술

MPEG(Moving Pictures Expert Group) 규격으로 대표되는 동화상 엔코딩 방법은 이미 공지된 기술이다. MPEG에 있어서, 다수의 화면으로 구성된 GOP(Group of Pictures) 구조가 이용된다. 그 GOP의 기본 단위로 하여 랜덤 액세스가 실행될 수 있다. 그 MPEG에 있어서는 I 픽처, P 픽처 및 B 픽처가 픽처 코딩 형태로써 규정된다.

FP03-0156
-00KR-NT
05.9.28
A

I 픽처는 Intra-Picture의 약자이고, 프레임 내의 엔코딩화 화상을 나타낸다. I 픽처에 있어서, 전체 화면은 인트라-엔코딩되고, 원래의 화상의 것과 동일한 순서에 따라 엔코딩된다. P 픽처는 Predictive-Picture의 약자이고, 프레임 사이의 순방향 예측 엔코딩화 화상을 나타낸다. 즉, 과거의 화상으로부터 동작 보상 예측된 화상이다. 또한, 그 P 픽처는 화면 내의 소블록 단위의 인트라-엔코딩화 일부를 포함하는 경우도 있으며, 이는 원래의 화상과 동일한 순서에 따라 엔코딩화된다. B 픽처는 Bidirectionally Predictive-Picture의 약자이고, 양방향 예측 엔코딩화 화상이다. 즉, 과거 및 미래의 화상으로부터 동작 보상 예측된 화상이다. 또한, B 픽처는 화면 내의 소블록 단위의 인트라-엔코딩화 일부를 포함하는 경우도 있다.

60P에는 최소한 하나의 I 픽처가 포함되어 있다고 가정한다. 한 60P는 N, 예를 들어, 15 픽처(0.5초의 시간)로 구성되고, I 픽처 또는 P 픽처는 매 주기(M), 예를 들어 3으로 나타난다. 비록 N 및 M의 값이 지정되지 않았지만, 실제로는 0.4 내지 수 초에 상응하는 값이 N에 대해 선택되고, 약 3 내지 6에 상응하는 값이 M에 대해 선택된다. MPE6에 있어서는, 60P의 시작부가 비트 스트림 상의 I 픽처에 있고, 원래 화면의 순서로 60P의 종료부가 I 또는 P 픽처에 있는 것으로 규정되어 있다.

도6은 상기 언급한 MPE6 엔코딩 방법에서 시간에 대해 연속이 되는 시퀀스가 M을 변화시켜 엔코딩할 때의 공정을 도시한 도면이다. 프레임 주파수가 서로 다른 텔레비전 시스템의 화상 데이터를 엔코딩 하는데, 그들 주파수가 예를 들어, 25Hz(PAL 시스템 등과 같은 텔레비전 시스템의 경우) 및 30Hz(NTSC 시스템의 경우)가 되도록 연속으로 엔코딩하는 경우에 M을 변경시킬 필요가 있다. 다른 예에 있어서, 심지어 상이한 M 수의 두 개의 데이터가 60P 단위의 편집에 의해 조합되는 경우에도 시퀀스 중에 M이 변경된다.

도6은 (M=2) 및 (M=3)의 화상 신호가 조합되고, 비디오 입력이, 원래의 신호를 나타내는 예를 도시한 도면이다. CUR_M은 현재의 프레임에 대한 M의 수를 나타낸다. B, I 및 P는 상기 언급한 픽처 코딩 형태를 나타낸다.

B 픽처의 엔코딩 처리에 있어서, I 및 P 픽처가 처음 처리된 이후에, I와 P 픽처 사이에 삽입된 B 픽처가 엔코딩된다. 따라서, 그 엔코딩 처리의 픽처 순서는 원래의 화상의 순서(디스플레이 순서)와 다르다. 즉, I 또는 P 형태의 픽처에는 프레임 지연이 주어지지 않으며, B 형태의 픽처에 CUR_M에 의해 명령된 프레임 수의 지연이 주어지는데, 그로 인해, I 또는 P 형태의 픽처 사이에 B 형태의 픽처를 삽입시킬 수 있다. 도6의 MC(동작 보상)의 현재는 화상의 순서로부터 상기 언급된 것 처럼 엔코딩 처리의 순서(코딩 순서)로 재배열되는 순서를 나타낸다.

도6에 있어서, "MC 순방향"으로 표시된 픽처는 코딩 순서의 픽처에 대한 과거의 픽처를 나타내고, 순방향 예측에 이용된다. 예를 들어, 4P에 의해 도시된 픽처에 대해, 과거의 픽처는 3I이고, 순방향 예측은 픽처 (3I)를 이용하여 실행된다. "MC 역방향"으로 표시된 픽처는 코딩 순서의 픽처에 대한 미래의 픽처를 나타내고, 역방향 예측에 이용된다. 예를 들어, 과거의 픽처는 1I이고, 미래의 픽처는 2I이며, 그들 픽처를 이용하여 양방향 예측이 실행된다. 통신 경로에 전송되고 기록 매체에 기록된 엔코딩화 출력은 코딩 순서의 비트 스트림이다. MPE6의 예측 엔코딩은 로컬 디코딩되어 동작 보상된 예측 화상과 현재 화상 사이의 프레임 차이가 DCC(Discrete Cosine Transform)에 의해 엔코딩되는 방식으로 실행된다.

도6의 코딩 순서의 비트 스트림에 있어서, M이 2에서 3으로 변화하는 부분에서, 한 프레임의 데이터가 부족하고, 무신호 구간이 발생한다. 따라서, 디코딩의 경우에 있어서, 시간축을 이용하는 보간, 예를 들어 이전 디코딩 화상이 반복되는 전치-홀딩(pre-holding) [소위 프리지(freeze)] 또는, 드롭-아웃(drop-out) 프레임 데이터가 그 전후의 데이터의 평균값으로 대체되는 평균값 보간에 의해, 드롭-아웃 프레임 데이터의 보간이 필요하다. 또한, M이 3에서 2로 변화되는 부분에 있어서, 한 프레임 데이터가 초과(choke)된다. 그들 디코딩하는 경우에, 5B에 도시된 픽처는 드롭-아웃(dropped-out)된다. 상기 언급한 것 처럼, M=2의 부분과 M=3인 부분 사이의 구간에 있어서, 한 프레임의 시간 편차가 발생하고, M의 변화점에서 데이터가 드롭-아웃되는 프레임이 발생한다.

비록, M이 2에서 3으로 변경되는 경우를 도6을 참조하여 설명하였지만, M의 값의 다른 변화에 대해서도 동일한 결과를 얻는다. M의 값의 차이가 클 때, 보간이 필요한 프레임 수와 데이터가 드롭-아웃되는 프레임 수가 증가한다.

발명의 상세한 설명

따라서, 본 발명의 목적은, 심지어 I 또는 P 픽처의 주기(M)가 엔코딩 처리시에 변경되더라도 시간축의 편차와 화상 데이터의 드롭-아웃의 발생을 방지할 수 있는 동화상의 엔코딩 장치 및 엔코딩 방법을 제공하는 것이다.

본 발명에 따라, 시간 방향으로 예측 엔코딩을 이용하여 인트라프레임 엔코딩화 화상으로서 I 픽처, 인터프레임 순방향 예측 엔코딩화 화상으로서 P 픽처 및, 양방향 예측 엔코딩화 화상으로서 B 픽처를 형성되고, I 또는 P 픽처가 나타나는 주기(M)를 변경시키는 동화상 엔코딩 장치에 있어서, 입력 화상 신호가 공급되는 프레임 재배열 유닛이 예측 엔코딩의 엔코딩 유닛 전단에 제공되고, 프레임 재배열 유닛은 입력 화상 신호에 대해 명령된 픽처 코딩 형태, 현재 프레임의 M의 수를 나타내는 CUR_M과, 시간에 대해 연속인 시퀀스의 M의 최대 수를 나타내는 MAX_M을 수신하고, 픽처 코딩 형태가 I 또는 P인 픽처에 대해서 프레임 지연은 MAX_M - CUR_M이 되고, B 픽처에 대해서 프레임 지연은 MAX_M이 되도록, 입력 화상 신호에 프레임 지연을 부여하는 프레임 지연 제어 유닛을 갖는 것을 특징으로 하는 엔코딩 장치가 제공된다.

본 발명에 따라, 시간 방향으로 예측 엔코딩을 이용하여 인트라프레임 엔코딩화 화상으로서 I 픽처, 인터프레임 순방향 예측 엔코딩화 화상으로서 P 픽처 및, 양방향 예측 엔코딩화 화상으로서 B 픽처를 형성되고, I 또는 P 픽처가 나타나는 주기(M)를 변경시키는 동화상 엔코딩 방법에 있어서, 입력 화상 신호에 대해 명령된 픽처 코딩 형태, 현재 프레임의 M의 수를 나타내는 CUR_M과, 시간에 대해 연속인 시퀀스의 M의 최대 수를 나타내는 MAX_M을 수신되고, 픽처 코딩 형태가 I 또는 P인 픽처에 대해서 프레임 지연은 MAX_M - CUR_M이 되고, B 픽처에 대해서 프레임 지연은 MAX_M이 되는 프레임 지연이 입력 화상 신호에 부여되어, 코딩 순서의 데이터를 형성하는 것을 특징으로 하는 엔코딩 방법이 제공된다.

본 발명에 있어서는, 입력 화상 신호에 대하여 명령된 픽처 코딩 형태만을 참조하는 기술과는 달리, 시간에 대해 연속인 시퀀스의 M 의 최대 수를 고려하여 프레임 지연을 부여하여, 프레임 화상의 드롭-아웃 또는 원래의 프레임 화상을 방지한다.

도면의 주요부 설명

- 도1은 본 발명에 따른 엔코딩 방법의 한 실시예의 처리를 도시한 타이밍도.
- 도2는 본 발명에 따른 엔코딩 방법의 다른 실시예의 처리를 도시한 타이밍도.
- 도3은 본 발명이 적용된 엔코딩 장치의 한 실시예를 도시한 블록 다이어그램.
- 도4는 본 발명의 한 실시예에서 프레임 재배열 회로의 한 예를 도시한 블록 다이어그램.
- 도5는 프레임 재배열 회로의 동작을 도시한 흐름도.
- 도6은 본 발명이 적용될 수 있는 엔코딩 방법의 처리를 도시한 타이밍도.

실시예

상업성이용가능성

프레임 유닛의 처리가 픽처 코딩 형태(I, P 및 B)에 참조해서만 결정될 때 발생하는 상기 지적된 문제가 발생하는 점을 고려하여, 본 발명은 시간에 대해 연속인 시퀀스(시간에 대해 연속 처리되는 단위들 의미)의 M (이하, MAX_M이라 칭함)의 최대 수와 현재의 M 의 수(이하, CUR_M이라 칭함)를 사용하는 것을 특징으로 한다.

본 발명에 따라, MAX_M - CUR_M에 상응하는 프레임 지연은 코딩 형태가 I 또는 P인 픽처에 부여되고, MAX_M에 상응하는 프레임 지연은 B 픽처에 부여된다. 즉, 프레임 지연은 다음 식에 따라 주어진다.

I 및 P 픽처의 경우에, 프레임 지연은 MAX_M - CUR_M이 된다.

B 픽처의 경우에, 프레임 지연은 MAX_M이 된다.

상기 언급한 프레임 지연을 부여하여, 프레임 사이의 시간 편차는 제거되고, 양호한 엔코딩 및 디코딩 동작이 실현될 수 있다. 특정 예로서, 도1은 도6의 상술한 예에서 처리 M이 2에서 3으로 변경되는 경우 본 발명이 적용된 예를 도시한 것이다.

도1의 예에 있어서, 시간에 대해 연속인 시퀀스의 MAX_M은 3으로 된다. 그러므로, 3개의 프레임의 지연은 B 픽처에 주어진다. 3-CUR_M 프레임의 지연은 I 또는 P 픽처에 주어진다. 도1의 프레임 지연은 한 방식으로 결정된 프레임 지연을 도시한 것이다.

즉, "MC(현재)"로서 표현된 시퀀스의 각각의 픽처에 대하여, 비디오 신호에 대한 프레임 지연량은 상부측 상에 기록된다. 예를 들어, (3-2=1) 프레임의 지연은 1의 화상에 부여되고, 3 프레임의 지연은 1B의 화상에 부여된다. 비디오 입력(디스클레이 순서)은 상기 언급된 것 처럼 주어진 프레임 지연에 의해 "MC(현재)"로서 표시된 코딩 순서의 화상으로 변환된다.

도1에 있어서, "MC(순방향)"의 각각의 픽처는 "MC(현재)"의 픽처의 순방향 예측에 이용된 픽처이다. "MC(역방향)"의 각각의 픽처는 "MC(현재)"의 픽처의 역방향 예측에 이용된 픽처이다. 코딩 순서로 변환된 전체 화상은 각각의 픽처 코딩 형태에 따라 엔코딩되고, 도1의 비트 스트림으로 도시된 코딩 순서의 압축 엔코딩 출력에 연결된다.

그 비트 스트림은 I 픽처에 대해서 인트라프레임 엔코딩을 실행하여 얻어지고, P 픽처에 대해서 순방향 예측 엔코딩을 실행하여 얻어지며, B 화상에 대해서는 양방향 예측 엔코딩을 실행하여 얻어진다. MPEG의 경우에 예측 엔코딩은 로컬 디코딩되어 동작 보상된 예측 화상과 현재 화상 사이의 프레임 차이가 얻어지고, 그 프레임 차이가 DCT 엔코딩되고, 그 DCT 계수 데이터가 양자화되는 방식으로 실행된다. 그 DCT 계수는 더 가변-길이 엔코드 된다.

도1과 도3을 비교하여 알 수 있듯이, 본 발명에 따라, 픽처(28 및 31)사이의 화상 드롭-아웃은 발생되지 않으며, 픽처(58)의 드롭-아웃은 비트 스트림의 M이 변경되는 기간에서 방지될 수 있다.

도2는 본 발명의 다른 실시예를 도시한 도면이다. 다른 실시예에 있어서, 비디오 입력으로부터 알 수 있듯이, M의 값은 2, 3, 4 및 1과 같이 변경된다. MAX_M이 4이기 때문에, 4 프레임의 지연은 B 픽처에 부여된다. MAX_M - CUR_M의 프레임 지연은 I 또는 P 픽처에 부여된다. 즉, CUR_M = 1일 때, 3 프레임의 지연은 I 또는 P 픽처에 부여된다. CUR_M = 2일 때, 두 프레임의 지연이 부여된다. CUR_M = 3일 때, 한 프레임의 지연이 주어진다. CUR_M = 4일 때, 프레임 지연이 주어지지 않는다.

상술한 실시예와 유사하게, "MC(현재)"로서 표시된 시퀀스의 각각의 프레임에 주어진 프레임 지연량도 도시되어 있다. 예를 들어, (4-2=2)의 프레임 지연은 1의 화상에 주어지고, 4 프레임의 지연은 1B의 화상에 주어진다.

참치어, M의 값이 다른 실시예에서처럼 1, 2, 3 및 4 순서로 변경되어도, 화상 데이터가 드롭되는 것과 보간이 필요하게 되는 것을 방지할 수 있다. 화상 데이터의 초크로 인하여 드롭-아웃은 발생하지 않는다.

도3은 본 발명에 따라 상기 언급한 엔코딩 방법을 실현하기 위한 엔코딩 장치의 한 실시예의 구조를 도시한 도면이다. 입력 단자(1)의 디지털 비디오 신호는 프레임 재배열 회로(2)에 공급된다. 그 프

프레임 재배열 회로(2)는 상기 언급된 프레임 지연을 부여하여 입력 비디오 신호의 순서(디스플레이 순서)를 코딩 순서로 변환한다.

프레임 재배열 회로(2)의 출력은 동작 추정 회로(3)에 공급된다. 그 동작 추정 회로(3)에 있어서, 과거 화상에서 현재 화상까지의 동작 벡터(순방향 동작 벡터)와 미래 화상에서 현재 화상까지의 동작 벡터(역방향 동작 벡터)가 검출된다. 이들 동작 벡터는 프레임 메모리/예측기(15)에 공급되고, 순방향 동작 보상 예측, 역방향 동작 보상 예측 및 양방향 동작 보상 예측이 실행된다.

동작 추정 회로(3) 이후에는 감산 회로(4)가 제공된다. 그 감산 회로(4)에 있어서, 입력 화상 신호와 프레임 메모리/예측기(15)의 예측 신호 사이의 차가 계산된다. 비록 도시되지는 않았지만, 입력 화상 신호의 각각의 프레임의 픽처 코딩 형태(I, P 및 B)를 지시하는 제어 신호는 프레임 재배열 회로(2)의 프레임 메모리/예측기(15)에 공급된다. 이후에 설명된 것 처럼, 그 프레임 재배열 회로(2)는 제어 신호를 기초로 하여 각각의 프레임에 프레임 지연을 부여한다. 프레임 메모리/예측기(15)는 P 픽처인 경우에 순방향 동작 보상 예측 화상을 출력하고, B 픽처인 경우에 양방향 동작 보상 예측 화상을 출력하며, I 픽처인 경우에 0의 화상 데이터를 출력한다.

감산 회로(4)의 출력 신호는 DCT(Discrete Cosine Transform) 변환 회로(5)에 공급되고, 변환 회로(5)의 계수 데이터는 양자화 회로(6)에 의해 양자화된다. 그 양자화 회로(6)의 출력은 가변 길이 코드의 엔코더(7)에 의해 가변 길이 엔코딩 처리되고, 또한, 역 양자화 회로(12)에 공급된다. 역 양자화 회로(12)의 출력은 역변환 회로(13)에 공급되고, 역변환 회로(13)의 출력은 부가 회로(14)에 공급된다.

프레임 메모리/예측기(15)의 출력은 가산 회로(14)에 공급되고, 부가 회로(14)로부터 로컬 디코딩 신호가 발생된다. 그 로컬 디코딩 신호는 프레임 메모리/예측기(15)에 공급된다.

가변 길이 엔코딩의 엔코더(7)의 출력 신호, 순방향 동작 벡터와, 역방향 동작 벡터는 다중화 회로(8)에 공급되고, 그를 동작 벡터는 비트 스트림으로 다중화된다. 다중화 회로(8)의 출력(비트 스트림)은 버퍼(9)를 통해 출력 단자(10)에 추출된다. 출력 단자(10)에 추출된 비트 스트림은 통신 경로를 통해 전송되거나, 기록 매체에 기록된다. 버퍼(9)의 메모리 용량의 나머지 량은 모니터링된다. 선정된 속도로 데이터가 출력될 때, 양자화 회로(6)를 제어하여 버퍼(9)의 오버플로우 또는 언더플로우를 일으키지 않도록 제어된다.

상기 언급한 동작 보상 인터프레임 예측 엔코딩(예를 들어, MPEG6)에 있어서, 상술한 규칙을 기초로 하여 프레임 재배열 회로(2)에 프레임 지연을 부여하여, 보간할 필요가 있는 프레임이 발생하거나, 프레임이 드롭-아웃되는 상태를 방지할 수 있다.

도4는 프레임 재배열 회로(2)의 한 예의 구조를 도시한 도면이다. 입력 단자(1)로 부터의 디스플레이 순서의 비디오 신호는 프레임 메모리(F1, F2, F3, ...)의 캐스캐이드 접속에 입력된다. 접속되는 프레임 메모리의 수는 주어진 프레임 지연 량의 최대 값에 따라 좌우된다. 그 프레임 메모리의 입력 비디오 신호 및 출력 비디오 신호는 프레임 지연 제어 회로(21)에 공급된다.

프레임 지연 제어 회로(21)는 CPU(23)로부터 MAX_M, CUR_M 및 PCT(화상 코딩 형태)의 정보를 수신하고, 주어진 프레임 지연 량을 결정하며, 결정된 프레임 지연 량에 상응하는 프레임 메모리의 출력 신호를 선택한다. 그 CPU(23)는 전체 엔코딩 동작을 제어하기 위해 제어 회로를 포함한다. 그 선택된 비디오 신호는 프레임 지연 제어 회로(21)로부터 코딩 순서 비디오 신호로서 출력된다.

도5는 프레임 지연 제어 회로(21)에서 실행된 프레임 지연 량을 결정하는 처리를 도시한 도면이다. 입력 화상 프레임의 픽처 코딩 형태가 I 또는 P의 어부에 관계없이, CPU(23)로부터 수신된 PCT에 참조하여 결정된다. 입력 화상의 프레임 형태가 I 또는 P일 때, 프레임에 주어진 프레임 지연은 (MAX_M - CUR_M)에 의해 계산된다. 입력 화상 프레임의 형태가 I 또는 P가 아닐 때, 그 프레임에 주어진 프레임 지연은 (MAX_X)로 설정된다.

본 발명은 MPEG6에 제한을 두지 않을 뿐만 아니라 양방향 예측에 의해 예측 엔코딩을 실행하기 위한 동화상의 엔코딩 방법에 적용시킬 수 있다.

본 발명은, 심지어 M이 변경되어도, 시간에 대해 연속인 시퀀스의 M의 현재 수와 M의 최대 수의 두 파라미터를 이용하여 시간에 따른 연속성을 유지하면서 엔코딩 및 디코딩 동작을 실행할 수 있는 장점이 있다.

본 발명의 범위 내에서 그 정신을 벗어남이 없이 여러 변경안 및 수정안이 고려될 수 있다. 따라서, 본 발명의 요지는 상술한 실시예에 제한을 두지 않는다.

(57) 청구의 범위

청구항 1

시간 방향으로 예측 엔코딩을 이용하여 인트라프레임, 엔코딩화 화상으로서, I 픽처, 인터프레임, 순방향 예측 엔코딩화 화상으로서 P 픽처 및, 양방향 예측 엔코딩화 화상으로서 B 픽처를 형성되고, 상기 I 또는 P 픽처가 나타내는 주기(M)를 변경시키는 동화상 엔코딩 장치에 있어서,

입력 화상 신호가 공급되는 프레임 재배열 유닛이 예측 엔코딩의 엔코딩 유닛 전단에 제공되고;

상기 프레임 재배열 유닛은 상기 입력 화상 신호에 대해 명령된 픽처 코딩 형태, 현재 프레임의 M의 수를 나타내는 CUR_M과, 시간에 대해 연속인 시퀀스의 M의 최대 수를 나타내는 MAX_M을 수신하고,

상기 픽처 코딩 형태가 I 또는 P인 픽처에 대해서 프레임 지연은 MAX_M - CUR_M이 되고, 상기 B 픽처에 대해서 프레임 지연은 MAX_M이 되도록, 상기 입력 화상 신호에 프레임 지연을 부여하는 프레임 지연 제어 유닛을 갖는 것을 특징으로 하는 엔코딩 장치.

청구항 2

제 1 항에 있어서, 상기 예측 엔코딩의 엔코딩 유닛은 동작 보상 예측 엔코딩을 실행하는 것을 특징으로 하는 엔코딩 장치.

청구항 3

시간 방향으로 예측 엔코딩을 이용하여 인트라프레임 엔코딩화 화상으로서 I 픽처, 인터프레임 순방향 예측 엔코딩화 화상으로서 P 픽처 및, 역방향 예측 엔코딩화 화상으로서 B 픽처를 형성되고, 상기 I 또는 P 픽처가 나타내는 주기(M)를 변경시키는 동화상 엔코딩 방법에 있어서,

입력 화상 신호에 대해 명령된 픽처 코딩 형태, 현재 프레임의 M의 수를 나타내는 CUR_M과, 시간 에 대해 연속된 시퀀스의 M의 최대 수를 나타내는 MAX_M이 수신되고,

상기 픽처 코딩 형태가 I 또는 P인 픽처에 대해서 프레임 지연은 $MAX_M - CUR_M$ 이 되고, 상기 B 픽처에 대해서 프레임 지연은 MAX_M이 되는 프레임 지연이 상기 입력 화상 신호에 부여되어, 코딩 순서의 데이터를 형성하는 것을 특징으로 하는 엔코딩 방법.

청구항 4

제 3 항에 있어서, 코딩 순서의 형성된 데이터는 동작 보상의 예측 엔코딩을 실행하는 것을 특징으로 하는 엔코딩 방법.

도면

521

비디오 입력 18 11 2B 21 3B 3B 31 4B 4B 4P 5B 5B 5P 6B 61 7B 7P 8B 8P

CUR_M 2 2 2 2 3 3 3 3 3 3 3 3 3 3 3 3 2 2 2 2 2 2

프레이밍 지연량 1 3 1 3 0 3 3 0 3 3 0 3 3 1 3 1 3 1 3 1 3

편지 11 1B 21 2B 31 3B 3B 4P 4B 4B 5P 5B 5B 61 6B 7P 7B 8P 8B

순방향 11 21 21 31 31 31 4P 4P 5P 61 61 7P 7P

역방향 11 21 31 31 4P 4P 5P 5P 61 7P 8P

비트 스트림 11 1B 21 2B 31 3B 3B 4P 4B 4B 5P 5B 5B 61 6B 7P 7B 8P 8B

502

비디오 입력 1B 11 2B 2P 3B 3S 3I 4B 4S 4P 5B 5I 6B 6I 7B 7S 7I 8B 8S 8P 9I 10P

CUR_M 2 2 2 2 3 3 3 3 3 3 3 3 2 2 2 2 2 2 2 2 4 4 4 4 4 4 4 4 1 1

프레임 지연량

2 4 2 4 1 4 4 1 4 4 2 4 2 4 0 4 4 0 4 4 4 3 3

원치

11 1B 2P 2B 3I 3B 3S 4P 4B 4S 5I 5B 6I 6B 7I 7B 7S 8P 8B 8S 9I 10P

순방향

11 11 2P 2P 3I 3I 3I 4P 5I 6I 6I 7I 7I 7I 9I

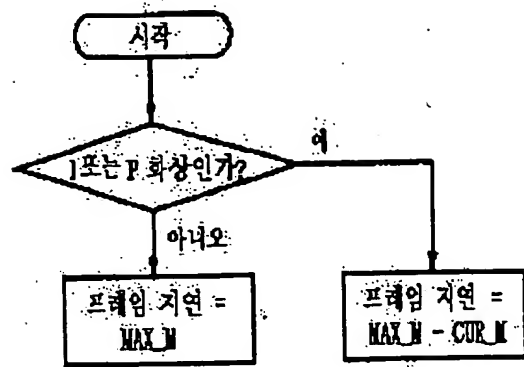
역방향

11 2P 3I 3I 4P 4P 5I 6I 7I 7I 8P 8P

비트스트림

11 1B 2P 2B 3I 3B 3S 4P 4B 4S 5I 5B 6I 6B 7I 7B 7S 8P 8B 8S 9I 10P

도면 5



5B8

비디오 입력

1B	1	2B	2	3B	3	4B	4	5B	5	6B	6	7B	7	8B	8	P
----	---	----	---	----	---	----	---	----	---	----	---	----	---	----	---	---

CONTROL

2	2	2	2	3	3	3	3	3	3	3	3	2	2	2	2	2
---	---	---	---	---	---	---	---	---	---	---	---	---	---	---	---	---

원제
순방향
역방향

1	1B	2	2B	3	3B	3B	4P	4B	4B	5P	5B	6	6B	7P	7B	8P	8B	
				1	1	2	2	3	3	4P	4P	5P	6	6	7P	7P		
		1	1	2	2	3	3	4	4P	4P	5P	6	6	7P	7P	8P	8P	
비트 스트림	1	1B	2	2B	3	3B	3B	4P	4B	4B	5P	5B	6	6B	7P	7B	8P	8B

다코딩한데
원본 또는 프리즈

비트 스트림